

Docket No.: 8733.894.00-US  
(PATENT)

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:  
Gee-Sung Chae, et al.

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: THIN FILM TRANSISTOR HAVING A  
COPPER SIGNAL LINE AND METHOD OF  
MANUFACTURING THE SAME

Examiner: Not Yet Assigned

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS**

MS Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

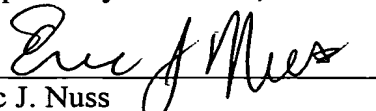
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Korea, Republic of	10-2002-0088412	December 31, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: November 13, 2003

Respectfully submitted,

By   
Eric J. Nuss

Registration No.: 40,106  
MCKENNA LONG & ALDRIDGE LLP  
1900 K Street, N.W.  
Washington, DC 20006  
(202) 496-7500  
Attorney for Applicant



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0088412  
Application Number

출원년월일 : 2002년 12월 31일  
Date of Application DEC 31, 2002

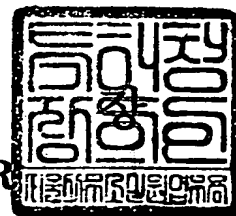
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      년      06      월      23      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0107
【제출일자】	2002.12.31
【발명의 명칭】	액정표시장치용 어레이기판 제조방법
【발명의 영문명칭】	method for fabricating of an array substrate for LCD
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	채기성
【성명의 영문표기】	CHAE, GEE SUNG
【주민등록번호】	630125-1143617
【우편번호】	406-130
【주소】	인천광역시 연수구 동춘동 한양1차 111동 607호
【국적】	KR
【발명자】	
【성명의 국문표기】	조규철
【성명의 영문표기】	JO, GY00 CHUL
【주민등록번호】	691010-1807618
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1155 가야아파트 512-901
【국적】	KR
【발명자】	
【성명의 국문표기】	황용섭
【성명의 영문표기】	HWANG, YONG SUP
【주민등록번호】	741218-1674515

【우편번호】 440-302

【주소】 경기도 수원시 장안구 정자2동 동신아파트 207-804

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
리인 정원  
기 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	2 면	2,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	31,000 원	

【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 액정표시장치용 어레이기판의 제조방법에 관한 것으로, 어레이기판에 게이트 배선 및 데이터 배선을 형성할 때, 화학적으로 내식성이 강하고 저항이 작은 금속 물질로 형성함으로서, 공정을 단순화하는 방법에 관한 것이다.

본 발명은 전술한 바와 같은 금속물질로 구리를 이용하여 형성하되, 구리와 유리 기판의 밀착특성을 개선하고, 구리와 실리콘 성분의 반응을 방지하기 위해, 구리층의 하부에 구리 혼합물층을 더욱 구성한다.

이와 같은 구성은, 상기 구리를 배선으로 사용하는 것을 가능하게 하고 특히, 구리로 게이트 배선을 형성할 경우에는 종래와는 달리 공정을 단순화 할 수 있는 장점이 있다.

**【대표도】**

도 4e

## 【명세서】

## 【발명의 명칭】

액정표시장치용 어레이기판 제조방법{method for fabricating of an array substrate for LCD}

## 【도면의 간단한 설명】

도 1은 일반적인 액정표시장치의 구성을 개략적으로 도시한 도면이고,  
 도 2는 액정표시장치용 어레이기판의 한 화소를 확대하여 도시한 확대 평면도이고,  
 도 3a 내지 도 3f는 도 2의 II-II'를 따라 절단하여, 종래의 공정순서에 따라 도시한 공정 단면도이고,  
 도 4a 내지 도 4e는 도 2의 II-II'를 따라 절단하여, 본 발명의 공정 순서에 따라 도시한 공정 단면도이다.

## &lt;도면의 주요부분에 대한 간단한 설명&gt;

100 : 기판	108 : 패턴된 구리화합물층
110 : 게이트 전극	112 : 게이트 배선
114 : 게이트 절연막	116 : 액티브층
118 : 오믹 콘택층	120 : 패턴된 구리화합물층
122 : 소스 전극	124 : 드레인 전극
126 : 데이터 배선	128 : 섬형상의 금속층

130 : 보호막

136 : 화소 전극

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <13> 본 발명은 액정표시장치에 관한 것으로 특히, 구리(Cu)를 게이트 배선과 데이터 배선으로 형성한 액정표시장치용 어레이기판의 제조방법에 관한 것이다.
- <14> 일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.
- <15> 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <16> 도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.
- <17> 도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙 매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(7)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과,

화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.

- <18>       상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.
- <19>       이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.
- <20>       상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.
- <21>       상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C)의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다.
- <22>       이때, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.
- <23>       이하, 도 2는 액정표시장치용 어레이기판의 한 화소를 확대하여 도시한 확대 평면도이다.



- <24> 도시한 바와 같이, 기판(50)상에 일 방향으로 연장된 게이트 배선(52)과 이와는 수직하게 교차하여 화소영역(P)을 정의하는 데이터 배선(76)이 구성된다.
- <25> 상기 게이트 배선(62)과 데이터 배선(76)의 교차지점에는 게이트 전극(60)과 액티브층(66)과 소스 및 드레인 전극(70,72)을 포함하는 박막트랜지스터(T)가 구성된다.
- <26> 상기 드레인 전극(72)과 접촉하는 화소전극(80)이 상기 화소영역(P)에 구성된다.
- <27> 전술한 구성에서, 상기 게이트 배선(62)은 신호 지연을 방지하기 위해, 저 저항금속인 알루미늄(Al) 또는 알루미늄 합금(AlNd)이 주로 사용된다.
- <28> 그러나, 상기 알루미늄계 금속은 화학적으로 내식성이 약하기 때문에 이를 보호하기 위해 크롬(Cr) 또는 몰리브덴(Mo)을 보호층으로 한 이중 금속층으로 형성하였다.
- <29> 그런데, 상기 알루미늄(Al)과 크롬(Cr) 또는 알루미늄(Al)과 몰리브덴(Mo)층은 각각 동일한 용액에 식각되더라도 식각 비율이 맞지 않아 이들을 패터닝하기 위해서는 복잡한 공정이 수반된다.
- <30> 이하, 도 3a 내지 도 3f를 참조하여 설명한다.
- <31> 먼저, 도 3a에 도시한 바와 같이, 기판(50)상에 스위칭 영역(T)과 화소영역(P)을 정의하고, 이러한 영역(T,P)이 정의된 기판(50)의 전면(50)에 알루미늄(Al)과 몰리브덴(Mo)을 순차적으로 증착하여, 제 1 금속층(52)과 제 2 금속층(54)을 형성한다.
- <32> 다음으로, 상기 제 1 및 제 2 금속층(52,54)이 적층된 기판(50)의 전면(50)에 포토레지스트(photoresist : 이하 "PR"이라 칭함)를 도포하고 패터닝하여, 상기 스위칭 영역(T)의 일부 상부와 상기 화소영역(P)의 일 측을 지나 일 방향으로 연장된 PR패턴(56)을 형성한다.

- <33>       상기 PR패턴(56)사이로 노출된 제 2 금속층(54)과 그 하부의 제 1 금속층(52)을 동일한 식각용액으로 식각하면, 도 3b에 도시한 바와 같이, 상기 PR패턴(56)하부에만 제 1 금속층(58a)과 제 2 금속층(58b)이 남게 된다.
- <34>       그런데, 상기 제 1 금속층(알루미늄층)(58a)은 제 2 금속층(몰리브덴층)(58b)에 비해 식각 비율이 빠르기 때문에, 도시한 바와 같이 제 2 금속층(몰리브덴층)(58b)의 하부로 과식각되어 두 금속층은 오버행(overhang)구조를 이루게 된다.
- <35>       상기 오버행 구조를 그대로 사용하게 되면, 이후 공정에서 형성되는 구성들의 단선 또는 증착 불량으로 인해 약액들이 흘러 들어 금속층의 부식을 유발할 우려가 있다.
- <36>       따라서, 상기 오버행 구조를 이루는 제 1 및 제 2 금속층(58a,58b)의 측면을 경사지게 다듬는 공정이 필요하다.
- <37>       이를 위해, 건식식각 공정을 이용하며, 도 3c에 도시한 바와 같이, 상기 PR패턴(56)과 하부의 제 2 금속층(58b)의 주변이 각어져 나가 상기 제 2 금속층(58b)이 제 1 금속층(58a)과 경사지도록 구성될 수 있다.
- <38>       다음으로, 상기 남겨진 제 1 및 제 2 금속층(58a,58b)상부의 PR패턴(56)을 제거하는 공정을 진행하게 되면 비로소, 도 3d에 도시한 바와 같이, 상기 스위칭 영역(T)에 대응하여 알루미늄/몰리브덴(Al/Mo)으로 구성된 게이트 전극(60)과 이에 연결되고, 상기 화소영역(P)의 일 측으로 연장된 게이트 배선(62)을 형성하게 된다.
- <39>       연속하여, 상기 게이트 전극(60)과 게이트 배선(62)이 형성된 기판(50)의 전면에 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(64)을 형성한다.

- <40> 다음으로, 도 3e에 도시한 바와 같이, 상기 게이트 절연막(64)이 형성된 기판(50)의 전면에는 비정질 실리콘층(a-Si:H)과 불순물이 포함된 비정질 실리콘층(n+a-Si:H)을 적층하고 패터닝하여, 상기 게이트 전극(60) 상부의 게이트 절연막(64)상에 액티브층(66)과 오믹 콘택층(68)을 형성한다.
- <41> 다음으로, 상기 오믹 콘택층(68)이 형성된 기판(50)의 전면에는 알루미늄(Al), 알루미늄합금과, 텅스텐(W), 몰리브덴(Mo), 크롬(Cr)등의 도전성 금속을 증착하고 패터닝하여, 상기 오믹 콘택층(68)과 접촉하면서 소정 간격 이격된 소스 전극(70)과 드레인 전극(72)과, 상기 소스 전극(70)에서 연장되어 상기 게이트 배선(62)과 수직하게 교차하는 데이터 배선(76)을 형성한다.
- <42> 동시에, 상기 게이트 배선(62)의 상부에 섬형상의 금속층(74)을 구성한다. 포함한다.
- <43> 다음으로, 도 3f에 도시한 바와 같이, 상기 소스 및 드레인 전극(70,72)과 데이터 배선(76)이 형성된 기판(50)의 전면에는 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나를 도포하여 보호막(78)을 형성한다.
- <44> 연속하여, 상기 보호막(78)을 패터닝하여 상기 드레인 전극(72)의 일부와 상기 섬형상의 금속층(74)의 일부를 노출하는 공정을 진행한다.
- <45> 다음으로, 상기 보호막(78)이 형성된 기판(50)의 전면에는 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성금속 그룹 중 선택된 하나를 증착하

고 패턴하여, 상기 드레인 전극 및 섬형상의 금속층(72,74)과 접촉하면서 화소영역(P)에 위치하는 화소전극(80)을 형성한다.

<46> 전술한 바와 같은 공정을 통해 본 발명에 따른 액정표시장치용 어레이기판을 제작할 수 있다.

<47> 그러나, 전술한 공정은 상기 게이트 전극 및 게이트 배선을 패턴하는 공정을 2회진 행해야 하기 때문에 공정이 길어지며, 비용면에서도 불리하여 수율저하를 초래하는 문제가 있다.

<48> 또한, 알루미늄을 포함하기는 하나 대면적 고해상도로 갈수록 저항의 문제가 커지게 되며, 이로 인한 신호지연으로 인해 화질을 악화시키는 문제가 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<49> 본 발명은 전술한 바와 같은 문제를 해결하기 위해 제안된 것으로, 상기 게이트 배선 및 데이터 배선을 저항이 낮고 화학적으로 내식성이 강한 구리(Cu)로 형성하는 방법을 제안한다.

<50> 이때, 구리(Cu)는 유기기판과는 계면특성이 좋지 않고, 실리콘(Si)성분과는 화학적 반응을 하기 쉬워 저항이 높아지는 문제가 있기 때문에, 이를 방지하기 위해, 상기 구리층의 하부에 구리 화합물을 형성하여 준다.

<51>       상기 구리와 구리 화합물은 일괄 에칭이 가능하기 때문에, 공정이 복잡하지 않은 장점이 있다.

### 【발명의 구성 및 작용】

<52>       전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판 상에 구리화합물( $\text{Cu}_x\text{N}$ )층과 구리( $\text{Cu}$ )층을 적층하는 단계와; 상기 구리층과 구리 화합물층을 동시에 패터하여, 게이트 전극과 이와 연결된 게이트 전극을 형성하는 단계와; 상기 게이트 배선과 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계와; 상기 게이트 전극 상부의 게이트 절연막 상에 비정질 실리콘층과 불순물 비정질 실리콘층을 증착하고 패터하여, 액티브층과 오믹 콘택층을 형성하는 단계와; 상기 오믹 콘택층이 형성된 기판의 전면에 구리화합물( $\text{Cu}_x\text{N}$ )층과 구리층을 적층하는 단계와; 상기 구리층과 구리 화합물층을 동시에 패터하여, 상기 오믹 콘택층 상에 소정간격 이격된 소스 전극과 드레인 전극과, 상기 소스전극에 연결되고 상기 게이트 배선과는 수직하게 교차하여 화소영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 소스 및 드레인 전극이 형성된 기판의 전면에 보호막을 형성하고 패터하여, 상기 드레인 전극을 노출하는 드레인 콘택홀을 형성하는 단계와; 상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 화소전극을 형성하는 단계를 포함한다.

<53>       상기 구리 화합물층은 구리와 반응하는 반응성 가스와 구리가 반응하여 형성된 층이며, 상기 반응성 가스로는 암모늄( $\text{NH}_3$ )또는 질소( $\text{N}_2$ )가스를 사용한다.

- <54>       상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명도전성 금속그룹 중 선택된 하나로 형성한다.
- <55>       상기 게이트 배선의 상부에 상기 화소전극과 접촉하는 섬형상의 금속층을 더욱 구성하여, 이를 제 1 전극으로 하고 그 하부의 게이트 배선을 제 2 전극을 하는 보조 용량부를 더욱 형성한다.
- <56>       이하 첨부한 도면을 참조하여, 본 발명에 따른 바람직한 실시예를 설명한다.
- <57>       -- 실시예 --
- <58>       본 발명은 게이트 배선과 데이터 배선을 형성할 때 구리로 배선을 형성하며, 이때 구리배선의 하부에 구리 화합물층을 더욱 구성하는 것을 특징으로 한다.
- <59>       이하, 도 4a 내지 도 4e를 참조하여, 본 발명에 따른 액정표시장치용 어레이기판의 제조공정을 설명한다.
- <60>       도 4a 내지 도 4e는 도 2의 II-II'를 따라 절단하여, 본 발명이 공정순서에 따라 도시한 공정 단면도이다.(평면적인 구성이 도 2와 같으므로 이를 참조하여 설명한다.)
- <61>       도 4a에 도시한 바와 같이, 기판(100)상에 스위칭 영역(T)과 화소영역(P)을 정의하고, 이러한 영역(T,P)이 정의된 기판(100)의 전면에 스퍼터링법으로 구리를 증착하되 이때, 증착챔버내에  $\text{NH}_3$ 와  $\text{N}_2$ 등의 반응성 가스를 흘려 기판(100)상에 구리화합물( $\text{Cu}_x\text{N}$ )(102)층을 형성한다.
- <62>       상기 구리화합물층(102)은 구리층과 식각비율이 동일하며 식각액에 의해 구리와 반응하지 않는 장점을 가진다.

- <63> 연속하여, 아르곤(Ar)과 같은 비 반응성 가스 분위기에서 상기 구리화합물층(102)의 상부에 구리층(104)을 형성한다.
- <64> 상기 구리층(104)이 형성된 기판(100)의 전면에 포토레지스트(photoresist)를 도포하고 패터닝하여, 상기 스위칭 영역(T)의 일부 상부와 상기 화소영역(P)의 일 측을 지나 일 방향으로 연장된 PR패턴(106)을 형성한다.
- <65> 상기 PR패턴(106)사이로 노출된 구리층(104)과 그 하부의 구리 화합물층(102)을 일괄 식각하여 측면이 경사지게 패터닝된 게이트전극(110)과 게이트 배선(112)을 형성한 후, 상기 PR패턴(106)을 제거하는 공정을 진행한다.
- <66> 이때, 상기 게이트 전극(110)과 게이트 배선(112)의 하부에 존재하는 패터닝된 구리 화합물층(108)은 상기 구리(Cu)로 형성된 게이트 전극(110)과 게이트 배선(112)이 들뜨는 불량을 방지하는 역할을 한다.
- <67> 도 4c에 도시한 바와 같이, 상기 게이트 전극(110)과 게이트 배선(112)이 형성된 기판(100)의 전면에 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(114)을 형성한다.
- <68> 다음으로, 상기 게이트 절연막(114)이 형성된 기판(100)의 전면에 비정질 실리콘층(a-Si:H)과 불순물이 포함된 비정질 실리콘층(n+a-Si:H)을 적층하고 패터닝하여, 상기 게이트 전극(110) 상부의 게이트 절연막(114)상에 액티브층(116)과 오믹 콘택층(118)을 형성한다.
- <69> 다음으로, 도 4d에 도시한 바와 같이, 상기 오믹 콘택층(118)이 형성된 기판(100)의 전면에 앞서 설명한 바와 같이, 구리화합물층과 구리층을 적층하고 패터닝하여, 패터닝된

구리화합물층(120)을 사이에 두고 상기 오믹 콘택층(118)의 상부에서 서로 이격하여 구성된 소스 전극(122)과 드레인 전극(124)과, 상기 소스 전극(122)에서 연장된 데이터 배선(126)을 형성한다.

- <70>        동시에, 상기 게이트 배선(112)의 일부 상부에 섬형상의 금속층(128)을 형성한다.
- <71>        상기 구리 화합물층(120)은 상기 구리로 형성된 소스 및 드레인 전극(122,124)이 오믹 콘택층(118)의 실리콘성분과 반응하는 것을 방지하는 역할을 하게 된다.
- <72>        상기 소스 및 드레인 전극(122,124)이 형성된 기판(200)의 전면에 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나를 도포하여 보호막(130)하고 패터하여, 상기 드레인 전극(124)과 섬형상의 금속층(128)의 일부를 노출하는 드레인 콘택홀(132)과 스토리지 콘택홀(134)을 형성한다.
- <73>        다음으로, 도 4e에 도시한 바와 같이, 상기 보호막(130)이 형성된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성금속 그룹 중 선택된 하나를 증착하고 패터하여, 상기 드레인 전극 및 섬형상의 금속층(124,128)과 접촉하면서 화소영역(P)에 위치하는 화소전극(136)을 형성한다.
- <74>        전술한 바와 같은 공정을 통해 본 발명에 따른 액정표시장치용 어레이기판을 제작할 수 있다.
- <75>        전술한 바와 같은 공정에서, 상기 구리배선(게이트 배선, 데이터 배선)의 하부에 구리화합물층을 더욱 구성함으로써, 구리배선의 들뜸 현상이나 구리배선이 실리콘 성분



과 반응하는 것을 방지할 수 있으므로 구리배선을 게이트 배선 및 데이터 배선으로 사용하는 것이 가능해 졌다.

**【발명의 효과】**

<76> 따라서, 본 발명에 따른 액정표시장치용 어레이기판은 저저항인 구리(Cu)를 게이트 배선과 데이터 배선을 형성하는데 사용함으로서, 고해상도를 가지는 대면적 액정표시장치를 제작하는 것이 가능하며 종래와는 달리 공정이 단순화되어 수율을 개선하는 효과가 있다.

## 【특허청구범위】

## 【청구항 1】

기판 상에 구리화합물( $\text{Cu}_x\text{N}$ )층과 구리( $\text{Cu}$ )층을 적층하는 단계와;

상기 구리층과 구리 화합물층을 동시에 패터하여, 게이트 전극과 이와 연결된 게이트 전극을 형성하는 단계와;

상기 게이트 배선과 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극 상부의 게이트 절연막 상에 비정질 실리콘층과 불순물 비정질 실리콘층을 증착하고 패터하여, 액티브층과 오믹 콘택층을 형성하는 단계와;

상기 오믹 콘택층이 형성된 기판의 전면에 구리화합물( $\text{Cu}_x\text{N}$ )층과 구리층을 적층하는 단계와;

상기 구리층과 구리 화합물층을 동시에 패터하여, 상기 오믹 콘택층 상에 소정간격 이격된 소스 전극과 드레인 전극과, 상기 소스전극에 연결되고 상기 게이트 배선과는 수직하게 교차하여 화소영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 소스 및 드레인 전극이 형성된 기판의 전면에 보호막을 형성하고 패터하여, 상기 드레인 전극을 노출하는 드레인 콘택홀을 형성하는 단계와;

상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 화소전극을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

**【청구항 2】**

제 1 항에 있어서,

상기 구리 화합물층은 구리와 반응하는 반응성 가스와 구리가 반응하여 형성된 층인 액정표시장치용 어레이기판 제조방법.

**【청구항 3】**

제 2 항에 있어서,

상기 반응성 가스는 암모늄( $\text{NH}_3$ )또는 질소( $\text{N}_2$ )가스인 액정표시장치용 어레이기판 제조방법.

**【청구항 4】**

제 2 항에 있어서,

상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명도전성 금속그룹 중 선택된 하나로 형성된 액정표시장치용 어레이기판 제조방법.

**【청구항 5】**

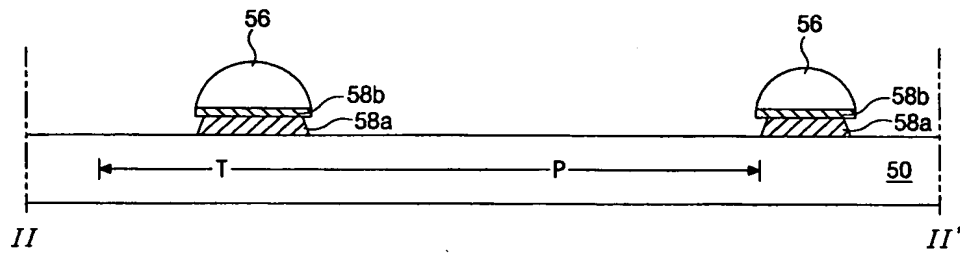
제 1 항에 있어서,

상기 게이트 배선의 상부에 상기 화소전극과 접촉하는 섬형상의 금속층을 더욱 구성하여, 이를 제 1 전극으로 하고 그 하부의 게이트 배선을 제 2 전극을 하는 보조 용량부를 더욱 형성하는 액정표시장치용 어레이기판 제조방법.

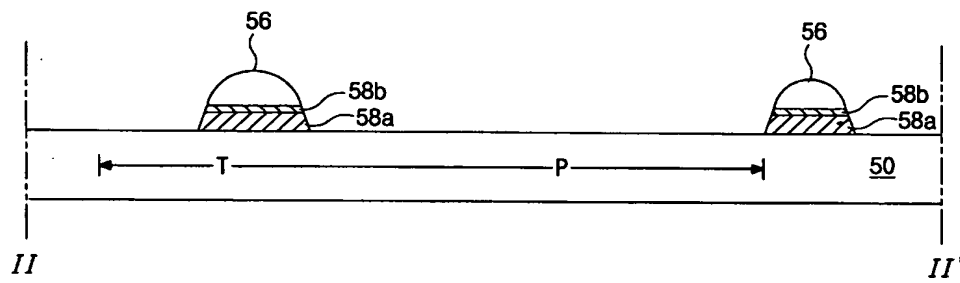


A detailed cross-sectional diagram of a container assembly. The main body is a large rectangular tank (80) surrounded by a thick wall (50). At the bottom left, there is a complex assembly of components labeled 60, 62, 66, 70, and 72, which appears to be a valve or seal mechanism. Above this, near the center-left, is another component labeled T. At the top right, there is a smaller rectangular component labeled 74, possibly a lid or a secondary seal, with a label C<sub>ST</sub> nearby. Two section lines are shown: a vertical dashed line labeled II at the bottom left and a horizontal dashed line labeled II' at the top right.

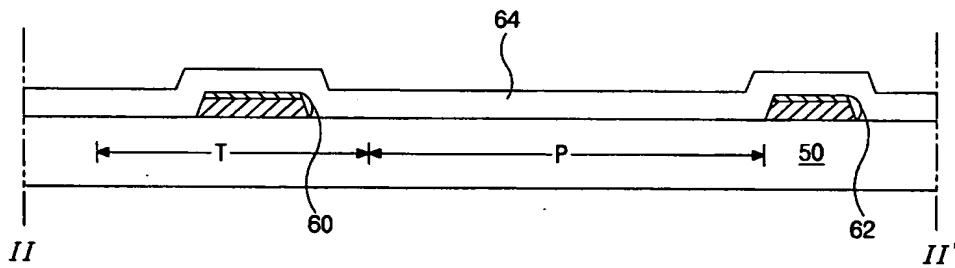
【도 3b】



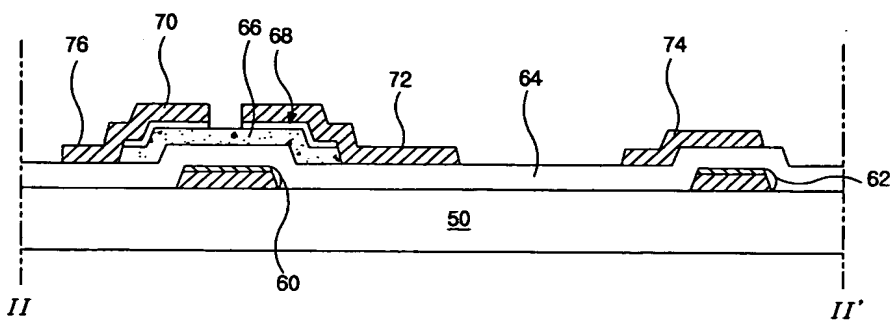
【도 3c】



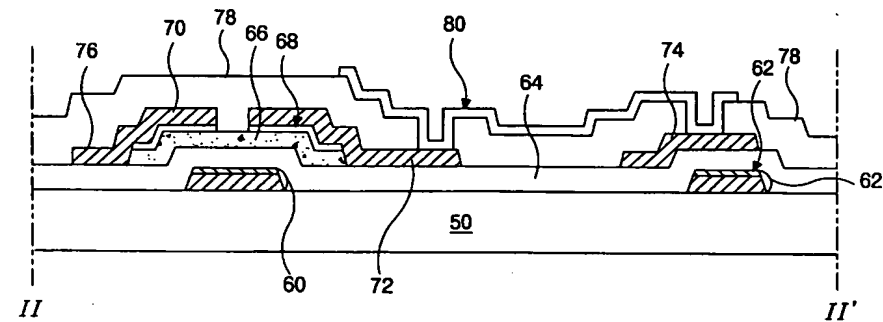
【도 3d】



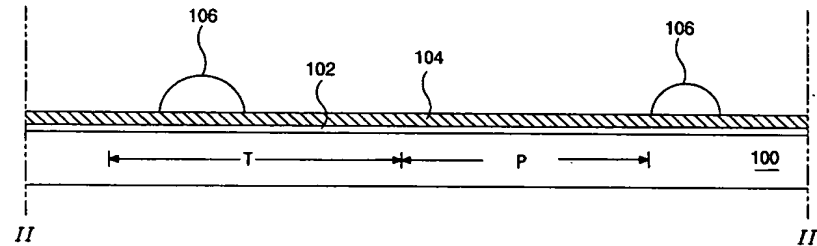
【도 3e】



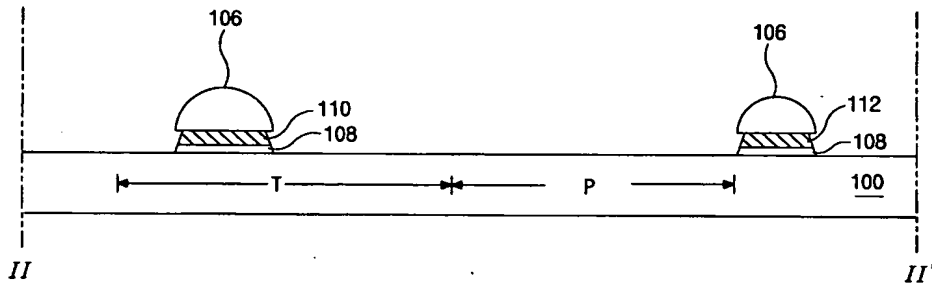
【도 3f】



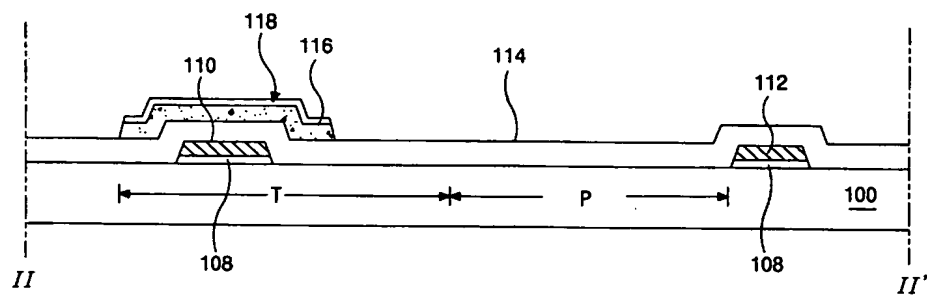
【도 4a】



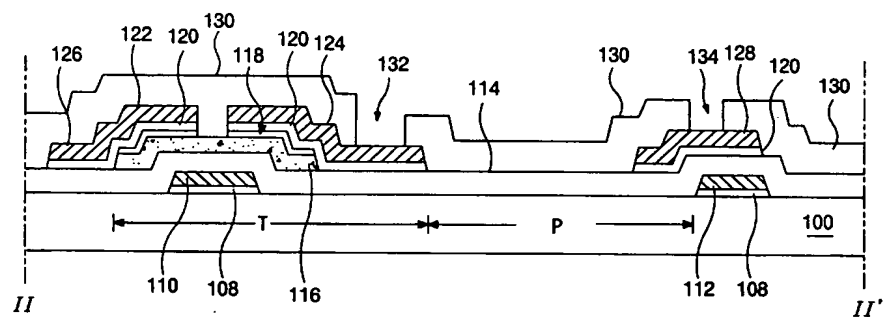
【도 4b】



【도 4c】



【도 4d】



【도 4e】

